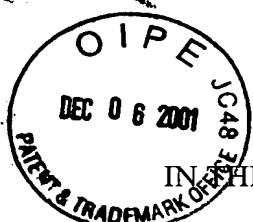


2811



566.40894X00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

#3 | Priority  
paper  
4-3-02  
R. Stoker

Applicant(s): K. HORIKOSHI, et al.  
Serial No.: 09 / 988,585  
Filed: NOVEMBER 20, 2001  
Title: THIN-FILM TRANSISTOR AND METHOD OF  
MANUFACTURING THE SAME.

LETTER CLAIMING RIGHT OF PRIORITY

Assistant Commissioner for  
Patents  
Washington, D.C. 20231

RECEIVED  
DEC 10 2001  
TC 2800 MAIL ROOM  
DECEMBER 6, 2001

Sir:

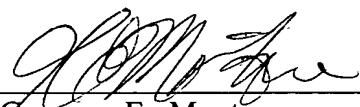
Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby claim(s)  
the right of priority based on:

Japanese Patent Application No. 2001 - 042694  
Filed: FEBRUARY 20, 2001

A certified copy of said Japanese Patent Application is attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP

  
\_\_\_\_\_  
Gregory E. Montone  
Registration No. 28,141

GEM/rp  
Attachment



日 本 国 特 許 庁  
JAPAN PATENT OFFICE

RECEIVED  
DEC 10 2001  
TC 2800 MAIL ROOM

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 2月20日

出 願 番 号

Application Number:

特願2001-042694

出 願 人

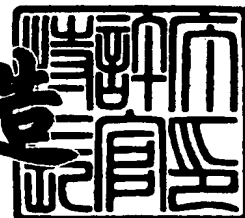
Applicant(s):

株式会社日立製作所

2001年11月 9日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3098687

【書類名】 特許願  
【整理番号】 D00009091A  
【提出日】 平成13年 2月20日  
【あて先】 特許庁長官殿  
【国際特許分類】 H01L 21/20  
【発明者】

RECEIVED  
DEC 10 2001  
TC 2830 MAIL ROOM

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立  
製作所生産技術研究所内

【氏名】 堀越 和彦

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立  
製作所生産技術研究所内

【氏名】 尾形 潔

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立  
製作所生産技術研究所内

【氏名】 中原 美和子

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立  
製作所生産技術研究所内

【氏名】 田村 太久夫

【発明者】

【住所又は居所】 千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所デ  
ィスプレイグループ内

【氏名】 中野 泰

【発明者】

【住所又は居所】 千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所デ  
ィスプレイグループ内

【氏名】 折付 良二

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所日立研究所内

【氏名】 糸賀 敏彦

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所日立研究所内

【氏名】 賀茂 尚広

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 薄膜トランジスタ及びその製造方法

【特許請求の範囲】

【請求項 1】

無アニールガラス基板の上方に形成されたシリコン多結晶からなるチャネル領域とソース領域とドレイン領域と、第 1 の絶縁層と、第 2 の絶縁層と、電極とを備え、前記第 1 の絶縁層が少なくとも前記チャネル領域の表面を覆うようにして形成され、かつ前記第 1 の絶縁層の膜厚が 4 n m 以上 1 0 n m 以下であることを特徴とする薄膜トランジスタ。

【請求項 2】

前記第 1 の絶縁層が、5 0 0 ℃以下の温度で前記チャネル領域の表面を酸化させてなるシリコン酸化層であることを特徴とする請求項 1 に記載の薄膜トランジスタ。

【請求項 3】

前記第 2 の絶縁層は前記第 1 の絶縁層の上方に配設され、かつ化学堆積法を用いて形成されてなることを特徴とする請求項 1 に記載の薄膜トランジスタ。

【請求項 4】

前記第 2 の絶縁層は前記第 1 の絶縁層の上方に配設され、かつ物理堆積法を用いて形成されてなることを特徴とする請求項 1 に記載の薄膜トランジスタ。

【請求項 5】

前記第 2 の絶縁層は前記第 1 の絶縁層の上方に配設され、かつスピン塗布法を用いて形成されてなることを特徴とする請求項 1 に記載の薄膜トランジスタ。

【請求項 6】

前記チャネル領域とソース領域とドレイン領域とが形成される側の、前記無アニールガラス基板の表面に、拡散防止膜が形成されてなることを特徴とする請求項 1 に記載の薄膜トランジスタ。

【請求項 7】

無アニールガラス基板の上方に形成されたシリコン多結晶からなるチャネル領域とソース領域とドレイン領域と、絶縁層と、電極とを備え、前記絶縁層が 5 0

0℃以下の温度で形成され、かつ前記絶縁層が少なくとも前記チャネル領域の表面を覆うようにして形成されてなることを特徴とする薄膜トランジスタ。

【請求項 8】

無アニールガラス基板の上方に形成されたシリコン多結晶からなるチャネル領域とソース領域とドレイン領域と、絶縁層と、電極とを備え、少なくとも前記チャネル領域の表面を覆うようにして形成された前記絶縁層が500℃以下の温度で前記チャネル領域の表面を酸化させてなるシリコン酸化層であることを特徴とする薄膜トランジスタ。

【請求項 9】

薄膜トランジスタの製造方法であって、

- (1) 無アニールガラス基板の上方に非晶質シリコン層を形成する工程と、
  - (2) 該非晶質シリコン層にレーザ光を照射して多結晶シリコン層を形成する工程と、
  - (3) 該多結晶シリコン層の所定の位置にチャネル領域とソース領域とドレイン領域とを形成する工程と、
  - (4) 前記多結晶シリコン層の少なくとも前記チャネル領域の表面を500℃以下の温度で酸化させて、第1の絶縁層を形成する工程と、
  - (5) 該第1の絶縁層の上に第2の絶縁層を形成する工程と、
  - (6) 前記チャネル領域に対応する位置であって、前記第2の絶縁層の上にゲート領域を形成する工程と、
  - (7) 該ゲート領域を覆うようにして層間絶縁層を形成した後、前記ソース領域と前記ドレイン領域と前記ゲート領域と電気的な接続を行なうようにして各々の電極を形成する工程
- とを備えたことを特徴とする薄膜トランジスタの製造方法。

【請求項 10】

前記第1の絶縁層を形成する工程において、少なくともオゾンを含む雰囲気中で前記多結晶シリコン層の表面を酸化させることにより、前記第1の絶縁層を形成することを特徴とする請求項9に記載の薄膜トランジスタの製造方法。

【請求項 11】

前記第 1 の絶縁層を形成する工程において、オゾンと  $H_2O$  を含む雰囲気中で前記多結晶シリコン層の表面を酸化させることにより、前記第 1 の絶縁層を形成することを特徴とする請求項 9 に記載の薄膜トランジスタの製造方法。

【請求項 1 2】

前記第 1 の絶縁層を形成する工程において、オゾンと  $N_2O$  とを含む雰囲気中で前記多結晶シリコン層の表面を酸化させることにより、前記第 1 の絶縁層を形成することを特徴とする請求項 9 に記載の薄膜トランジスタの製造方法。

【請求項 1 3】

前記第 1 の絶縁層を形成する工程において、酸素供与性の溶液を用いて前記多結晶シリコン層の表面に第 1 のシリコン酸化層を形成した後、オゾンを含む雰囲気中で前記第 1 のシリコン層と前記多結晶シリコン層との間に第 2 のシリコン酸化層を形成することを特徴とする請求項 9 に記載の薄膜トランジスタの製造方法。

【請求項 1 4】

前記多結晶シリコン層の表面に供給されるオゾンガスまたはオゾンを含むガスが、前記オゾンの分解温度以下に過熱されてなることを特徴とする請求項 1 0 乃至 1 3 の何れかに記載の薄膜トランジスタの製造方法。

【請求項 1 5】

前記オゾンガスまたはオゾンを含むガスが  $150^{\circ}C$  以下の温度に加熱されてなることを特徴とする請求項 1 0 乃至 1 3 の何れかに記載の薄膜トランジスタの製造方法。

【請求項 1 6】

前記第 1 の絶縁層を形成する工程において、前記多結晶シリコン層の表面に密度の小さい第 1 のシリコン酸化層を形成した後、前記第 1 のシリコン層と前記多結晶シリコン層との間に密度の大きい第 2 のシリコン酸化層を形成することを特徴とする請求項 9 に記載の薄膜トランジスタの製造方法。

【請求項 1 7】

前記第 1 のシリコン層の膜厚が  $0.1 \sim 1 \text{ nm}$  の範囲であることを特徴とする請求項 1 3 または 1 6 に記載の薄膜トランジスタの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置に用いられる薄膜トランジスタ及びその製造方法に関する。

【0002】

【従来の技術】

近年、ノートパソコンや携帯機器等の表示装置として用いられる液晶ディスプレイにおいて、その駆動方式は単純マトリクス方式からアクティブマトリクス方式へと進み、特に、ガラス基板上に多くの薄膜トランジスタ（以下、TFT：Thin Film Transistor）を形成したTFTアクティブマトリクス駆動方式が主流になりつつある。

TFT駆動方式の中で、多結晶シリコン層を用いたTFTは非晶質シリコン層の場合と比較して電子移動度が大きいため、表示用画素部のトランジスタとしてばかりでなく、駆動用トランジスタとしてガラス基板上に作り込むことが可能である。

【0003】

従来、多結晶シリコンの形成には1000℃程度の高温を必要とするため、基板には高価な石英ガラス基板の使用が必須であった。

最近では約600℃のプロセス温度で多結晶シリコンを形成できる技術開発が進み、石英基板以外のガラス素材が使用可能となった。この方法では、ガラス基板上に形成されたアモルファスシリコン膜へのレーザ照射等により、基板温度を上昇させることなく、アモルファスシリコン膜のみを加熱し結晶化させることができる。

【0004】

一方、単結晶シリコン基板を用いた集積回路素子において、としてシリコンの熱酸化膜（膜厚、数nm～数10nm）がゲート絶縁膜として使用されている。しかしながら、このシリコンの熱酸化膜の形成には約1000℃の熱処理が必要であって、このプロセスを上記した600℃以下のプロセス温度を必要条件とす

る多結晶ポリシリコンTFTの製造プロセスには利用できない。

TFTの製造プロセスでは、通常、TEOS (Tetraethoxysilane) を原料として、プラズマCVD法等により形成された $\text{SiO}_2$ 膜(膜厚: 約100nm)をゲート絶縁膜としている。しかしながら、このプラズマCVD法による $\text{SiO}_2$ 膜(以下TEOS膜)は界面準位密度が大きく、そのままゲート絶縁膜として用いた場合には、しきい値電圧の変動等に見られるようなTFT特性の著しい性能低下をもたらすことになる。更にまた、このような場合にはTFTの耐圧が経時的に激しく劣化をもたらし、その結果としてTFTの絶縁破壊を起こすこともある。

#### 【0005】

したがって、TFT用ゲート絶縁膜とシリコン層との界面には、シリコンの熱酸化によって形成させた熱酸化膜に匹敵する界面準位密度の小さな酸化膜の形成が望まれる。

#### 【0006】

上記した課題に対して、例えば特開平8-195494号公報によれば、通常の高耐熱ガラス基板を用い、600℃以下のプロセス温度で多結晶シリコンTFTの製造方法が開示されている。

#### 【0007】

##### 【発明が解決しようとする課題】

上記した特開平8-195494号公報によれば、多結晶シリコン層の形成は約600℃の温度で行われるため、使用可能なガラス基板としてアニールガラス基板に限定される。従って、アニールガラス基板の代わりに無アニールガラス基板を使用した場合には、約600℃という温度条件がガラス基板の収縮を引き起こし、このことがガラス基板の反りや歪を発生させ、最悪の場合にはガラス基板自身の割れや膜剥離等の不都合を齎すことになる。

#### 【0008】

一方、多結晶シリコン層の形成温度を単純に無アニールガラス基板の収縮が無視できる程度の温度、例えば450～500℃に下げた場合、以下に述べる問題が発生する。

即ち、多結晶シリコン層の上に形成されるゲート絶縁層として、一般的にはT E O S (Tetraethoxysilane) を原料ガスとしてプラズマC V D (Chemical Vapor Deposition) 法等を用いてS i O<sub>2</sub> 膜（以下T E O S 膜とする）を約1 0 0 n mの厚さで形成する。しかしながら、多結晶シリコン層とT E O S からなる絶縁層との界面においては界面準位密度が大きい為、T F Tとしてのしきい値電圧が変動し易く、またゲート絶縁層としての絶縁耐压特性が経時的に著しく劣化する等、T F Tの信頼性において大きな問題が存在する。

従って、無アニールガラス基板の使用を前提とした場合、プロセス温度の上限を4 5 0 ~ 5 0 0 °C程度とし、かつ多結晶シリコン層とゲート絶縁層との界面準位密度を熱酸化法によるシリコン酸化層に準ずる程度に低減する工夫が重要である。

#### 【0 0 0 9】

本発明は上記した課題を解決し、高信頼度を有する多結晶シリコン層を用いたT F Tを、低温度のプロセス条件で、しかも無アニールガラス基板上に形成することを目的とする。

#### 【0 0 1 0】

##### 【課題を解決するための手段】

上記した目的を達成するために、本発明では無アニールガラス基板の上方にチャネル領域とソース領域とドレイン領域とを形成するためのポリシリコン結晶層と、第1の絶縁層と第2の絶縁層とを形成する。そして、チャネル領域に対応する位置であって第2の絶縁層の上にゲート領域を、またゲート領域、ソース領域、ドレイン領域の各領域と電気的な接続を行なうためのゲート電極、ソース電極、ドレイン電極とを形成した。

この時、第1の絶縁層が5 0 0 °C以下の温度でチャネル領域の表面を酸化させてなるシリコン酸化層であって、少なくともチャネル領域の表面を覆うようにして形成されており、かつその膜厚が4 n m以上1 0 n m以下であるようにした。

#### 【0 0 1 1】

また本発明は、少なくともオゾンを含む雰囲気、オゾンとH<sub>2</sub>Oを含む雰囲気、またはオゾンとN<sub>2</sub>Oとを含む雰囲気の中で多結晶シリコン層の表面を酸

化させることにより、第 1 の絶縁層であるシリコン酸化層を形成するようにした。

#### 【 0 0 1 2 】

更にまた本発明は、第 1 の絶縁層を形成する工程において、酸素供与性の溶液を用いて多結晶シリコン層の表面に第 1 のシリコン酸化層を形成した後、オゾンを含む雰囲気中で第 1 のシリコン層と多結晶シリコン層との間に第 2 のシリコン酸化層を形成するようにした。

#### 【 0 0 1 3 】

そして本発明は、上記した第 1 の絶縁層の上方に配設された第 2 の絶縁層が少なくとも化学堆積法、物理堆積法、またはスピンドラ法を用いて形成した。

#### 【 0 0 1 4 】

上記したように、 $H_2O$  または  $N_2O$  を含むオゾン雰囲気中で多結晶シリコン層の表面を酸化させることによってシリコン酸化層を形成するため、多結晶シリコン層とシリコン酸化層との界面を良好な状態に保つことが出来る。しかも、従来、低いプロセス温度でシリコン酸化膜の形成を行なうことが可能であるので、比較的安価な無アニールガラスを基板として使用することが出来る。

#### 【 0 0 1 5 】

換言すれば、上記した方法によって作製された薄膜トランジスタは、シリコン多結晶からなるチャネル領域の表面とその上に形成されたゲート絶縁層との界面が良好であるため、そこでの界面準位密度に密接に関係する薄膜トランジスタの特性、例えばしきい値電圧の変動を低減することが可能になるため、その結果として優れた TFT 特性を発揮することが出来る。そして、基板として無アニールガラス基板の使用が可能であるため、石英ガラス等に比較して大きな面積に、しかも安価に TFT を作製することが可能となる。上記した解決手段において、絶縁層が 2 層構造としたが、必ずしも 2 層構造である必要はない。

#### 【 0 0 1 6 】

##### 【発明の実施の形態】

以下、本発明の具体的な実施例を図面を用いて説明する。

図 1 は第 1 の実施例である薄膜トランジスタの要部断面を表わす構造図である

。無アニールガラス基板 1 上に形成された拡散防止層 2 上に、多結晶シリコン層からなるソース領域 8、ドレイン領域 9、チャネル領域 1 2 が形成されている。そして、チャネル領域 1 2 上には、多結晶シリコン層を酸化して形成された  $\text{SiO}_2$  層 6 a、及び堆積法により形成された絶縁層 6 b とからなるゲート絶縁層 6 が配されている。

ゲート絶縁層 6 の上部にはチャネル領域 1 2 に対応する位置にゲート領域 7 が形成され、このゲート領域 7 の表面の一部を覆うようにして層間絶縁層 1 0 が形成されている。そして、この層間絶縁層 1 0 に設けられた開口部を介してソース領域 8、ドレイン領域 9 及びゲート領域 7 が各々の電極 1 1 によって電氣的に接続されている。

#### 【 0 0 1 7 】

次に、上記の図 1 に示した構造の製造方法を、図 2 に示したプロセスフローを用いて説明する。

まず、無アニールガラス基板 1 上に、通常のパラマCVD (Chemical Vapour Deposition) 法を用いて  $\text{SiN}$  膜または  $\text{SiO}_2$  膜からなる拡散防止層 2 を形成する。その後、続けてCVD法を用いてアモルファスシリコン膜 3 (膜厚 5 0 n m) を形成する (図 2 (a))。

#### 【 0 0 1 8 】

次に、アモルファスシリコン膜 3 の表面にエキシマレーザ光 5 を照射し、アモルファスシリコン膜 3 の一部または全部を結晶化させて多結晶シリコン層 4 を得る (図 2 (b))。エキシマレーザ光 5 はアモルファスシリコン膜 3 に吸収され、そして加熱及び結晶化が行なわれるので、このエキシマレーザ光 5 の照射によって無アニールガラス基板 1 が 4 5 0 °C 以上に加熱されることはない。図 2 (b) では便宜上、ガラス基板 1 の全面にレーザ光が照射されているかのごとく図示しているが、実際には短冊状に集光させたエキシマレーザ光 5 を走査させるようにして照射されている。

#### 【 0 0 1 9 】

こうして形成した多結晶シリコン層 4 の表面を酸化させて、4 n m 以上 1 0 n m 以下のシリコン酸化層 6 a (第 1 の絶縁層) を形成する。次にCVD等の堆積

法を用いて約90nmのシリコン絶縁層6b（第2の絶縁層）を形成し、膜厚が合計約100nmのゲート絶縁層6を形成する（図2（c））。

#### 【0020】

ゲート絶縁層6上にゲート領域7を形成し、所望の形状に加工する（図2（d））。ゲート領域の材料としては、不純物ドーパシリコン膜、金属、金属化合物（TiN、TiW等）等の導電性の材料を用いる。

#### 【0021】

次に、加工されたゲート領域7をマスクとして、多結晶シリコン層4に不純物イオンの打ち込みを行い、ソース領域8、ドレイン領域9を形成した後、不純物活性化のためにRTA（Rapid Thermal Annealing）処理を行った。尚、このRTA処理においても多結晶シリコン層4のみが加熱されるため、下地の無アニールガラス基板の温度が上がることはない。

#### 【0022】

次に、図2（d）に示すゲート領域7の表面を覆うようにしてゲート絶縁膜6の上に層間絶縁層10を形成した後、この層間絶縁層10の所定の位置にゲート領域7、ソース領域8、ドレイン領域9と電氣的接続を行うための開口部を形成し、この開口部を介してゲート領域7、ソース領域8、ドレイン領域9と接続した各電極11を形成し、図1に示した薄膜トランジスタが完成する。

上記した第1の実施例ではゲート絶縁層6が2層である場合を説明したが、図3に示すように1層の構造であっても良い。この場合、上記した工程において第2の絶縁層6bの形成工程を省くだけでよい。

#### 【0023】

次に、多結晶シリコン層4の表面を酸化して得られるシリコン酸化層6aの形成方法について、以下に詳しく説明する。

##### （1）オゾン雰囲気の水蒸気を導入する形成方法

無アニールガラス基板1の上に多結晶シリコン層4が形成されたサンプルを第1の処理室に搬入し、無アニールガラス基板1に対して熱的な悪影響を及ぼさない程度の温度、例えば約450℃で加熱する。

#### 【0024】

一方、第1の処理室とは隔離されて隣接する第2の処理室に、オゾン（約10 SLM）、水蒸気（約100 SCCM）を導入し、第2の処理室内を約700 Torrに制御した。オゾンは純酸素ガス（10 SLM）と微量の $N_2$ ガス（55 SCCM）との混合ガスを原料とし、良く知られた無声放電型オゾナイザを用いて $100\text{ g/Nm}^3$ （オゾン濃度約5.5%）のオゾンを生成した。尚、水蒸気は、耐圧容器に充填した純水を100～200℃に加熱し、大気圧以上の圧力を有する水蒸気を耐圧容器内に作製した後、減圧してマスフローコントローラを用いて流量約100 SCCMの割合で第2の処理室の中に導入した。

## 【0025】

上記のオゾン中に水蒸気を導入した酸化処理雰囲気にある第2の処理室に、第1の処理室から450℃に加熱されたサンプルを搬入する。このような処理を行なうことによって、多結晶シリコン層4の表面が酸化され、その結果としてその表面に約4 nm以上10 nm以下なる膜厚を有する第1の絶縁層6a、即ち $SiO_2$ 層が形成される。

## 【0026】

上記した実施例では、水蒸気を安定して第2の処理室へ供給するために、供給圧力を大気圧より低い圧力、例えば700 Torrとしたが、安定な水蒸気の供給を行なうことが出来るのであれば、供給圧力は700 Torrに限定されない。

(2) オゾン雰囲気にな $N_2O$ ガスを導入する形成方法

上記した(1)の場合と同様に、 $100\text{ g/Nm}^3$ のオゾン雰囲気に、水蒸気の代わりに $N_2O$ ガスを100 SCCM供給する。しかる後、上記した酸化雰囲気中に、約450℃に加熱されたサンプルを搬入させることにより、多結晶シリコン層4の表面に膜厚が約4～10 nmなる第1の絶縁層6a（ $SiO_2$ 層）を形成することができる。

## (3) 膜厚1 nm程度の酸化膜を形成した後、続けてオゾン酸化を行う方法

多結晶シリコン層4の表面にあらかじめ膜厚が約1 nm程度の極薄酸化膜を形成した後、オゾンを含む雰囲気で行うことにより、多結晶シリコン層4の表面に約4 nm以上10 nm以下なる膜厚を有する第1のゲート絶縁層6a（S

i O<sub>2</sub> 層) を形成することができる。

【0027】

膜厚が約 1 nm 程度の酸化膜の形成方法として、例えば純水中にオゾンガスをバブリングしたオゾン水中に、多結晶シリコン層 4 を形成したサンプルを浸漬させることによって得られる。また、オゾン水の代わりにアンモニア／過酸化水素水溶液に上記したサンプルを浸漬させても良い。

シリコン表面に予め形成する上記のシリコン酸化膜の膜厚は約 1 nm 程度に限定されることなく、酸化膜の表面に飛来したオゾン等の酸化種を多数吸着させるサイトとして作用すれば良い。従って、酸化膜の密度が小さい状態を形成する膜厚として、約 0.1 ~ 1 nm であれば好都合である。

【0028】

次に、シリコン層の酸化のメカニズムについて簡単に説明する。

シリコンの表面が酸化種の雰囲気に晒されたとき、先ずこの酸化種がシリコンの表面に吸着し、酸化反応が開始される。また、シリコンの表面にシリコン酸化膜を有する場合には、シリコン酸化膜の表面に吸着した酸化種がシリコン酸化膜中を拡散する。酸化種の拡散が進行してシリコン酸化膜／シリコンの界面に到達すると、そこでシリコンと酸化種との反応が起こり、シリコン酸化膜が成長する。

従って、酸化反応によって形成されるシリコン酸化膜がある程度厚くなって、酸化反応よりも酸化種の拡散が律速されるような条件下では、酸化種がシリコン酸化膜中を拡散する拡散速度が大きいほど、シリコン酸化膜の形成速度も大きいことになる。

【0029】

一方、酸化種の拡散速度はシリコン酸化膜中の酸化種の濃度勾配に比例するため、シリコン酸化膜の最表面における酸化種濃度を多くすることによって拡散速度を上げることができる。最表面の酸化種濃度を上げるためには、吸着サイトを増加させればよい。上記したオゾン水、またはアンモニア／過酸化水素水溶液にシリコン表面を晒すことによって形成される約 1 nm 程度の酸化膜は一般に良く用いられる熱酸化膜ほど緻密ではなく、最表面における吸着サイトが多数存在す

る。このため、シリコン表面に予め約 1 n m 程度のシリコン酸化膜を形成しておくことは、酸化種を多数吸着させてその表面における酸化種濃度を増加させる効果を有することになる。

#### 【 0 0 3 0 】

次に、上記の実施例で述べたオゾン供給方法について詳細に説明する。

オゾンは、通常 2 0 0 ° C 以上で分解する。このため、約 4 5 0 ° C の温度に加熱されたシリコン基板にオゾンを供給した場合、シリコン基板からの熱輻射によって供給したオゾンの大部分は容易に分解されてしまう。この不都合を避けるために、オゾンの供給量を増加させた場合、この多量に供給されたオゾンガスによってシリコン基板の温度が低下し、シリコン基板表面での酸化反応が阻害される結果になる。従って、このような場合には、オゾン供給量の増加から期待されるほどの酸化膜が形成されない。

#### 【 0 0 3 1 】

シリコン基板の表面における酸化反応を促進するためには、シリコン基板の表面に到達する以前の過程において、オゾンそのものの分解とシリコン基板表面の温度低下とを防ぐことが必要である。換言すれば、シリコン基板の表面に供給するオゾンガスが分解しない程度の温度である 2 0 0 ° C 以下、望ましくは 1 5 0 ° C 以下に保持し、かつシリコン基板の表面のみを高温に保持することが重要である。

#### 【 0 0 3 2 】

これらの要求を満たすために、発明者らはシリコン基板の表面にオゾンを供給したときのシリコン基板表面の温度変化を詳細に解析し、その知見に基いてシリコン基板の温度制御方法の検討を行った。

#### 【 0 0 3 3 】

一般に、汎用ヒータを用いて温度制御がなされるステージにシリコン基板を保持している状態で、このシリコン基板の表面にガスを供給した場合、基板表面の温度は図 4 に示すような変化を示す。即ち、図 4 は横軸に時間経過を、また縦軸にヒータ入力、ヒータの装着されているステージ内部の温度、シリコン基板の表面温度の変化を表わしている。

## 【0034】

ヒータに所定の入力が行なわれているとき、ステージ内部の温度及びシリコン基板表面の温度は何れも所定の温度を維持している。しかしながら、ガスの供給が開始されるとほぼ時刻を同じくしてシリコン基板の表面温度が急速に低下を開始する。そして、時間 $t_1$ を経過してステージ内部の温度が低下し始めるとヒータのフィードバック機構が作動する。時間 $t_2$ の経過後、ヒータへの入力が増加し、それによってステージ内部の温度が徐々に回復する。ヒータ内部の温度が再び設定温度である定常状態に戻った後は、供給されたガスにある程度の熱が奪われるため、ヒータの入力はガス供給前に比較してやや大きくなるが、シリコン基板の表面温度はガス供給前よりも低い温度で定常状態に達する。

## 【0035】

図4において、 $T_1$ はシリコン基板の表面にガスを供給したことに起因する温度低下量であり、 $t_1$ はガス供給開始時からシリコン基板の表面温度が最低になるまでの時間である。

前述したように、オゾンによる酸化反応プロセスにおいては、酸化膜の形成速度が大きいのは酸化反応の初期段階である。従って、オゾン供給直後における基板表面の温度低下を極力抑制することが酸化反応を促進させる上で肝要である。即ち、上述の基板表面の温度低下量 $T_1$ ならびにその温度が下がりきるまでの時間 $t_1$ をいかに小さく抑えることが出来るかどうかは酸化膜成長の鍵となる。

## 【0036】

発明者らが改善した基板加熱ステージの概略を図5に示す。図5(a)はその平面図であり、図5(b)は側面図である。熱伝導性の良い窒化アルミニウム(A1N)を用いて基板ステージ13を作製し、ヒータである熱源14は基板ステージ13の表面近くに内蔵させる構造とした。また、熱源制御用の温度検出器15を基板ステージ13の表面近くに取り付けた。さらにPID制御のパラメータを最適化することにより、熱源14と基板ステージ13との間に介在する熱時定数を極力小さくした。

## 【0037】

この基板加熱ステージを用いて図4で示した場合と同様の実験を行なった結果

を図6に示す。この結果、シリコン基板の表面にガスを供給する場合において、基板表面温度の低下量（ $T_1$ ）及び基板温度が下がりきるまでの時間（ $t_1$ ）を図4で示した場合よりもはるかに低減させることが可能になった。

尚、上記した実施例では基板ステージの材料にAlNを用いたが、図6に示した場合と同様の効果を示すものであればこれに限定されるものではない。

#### 【0038】

多結晶シリコン層4の表面を酸化して形成した第1の絶縁層6a（ $SiO_2$ 層）上に形成した第2の絶縁層6bは、例えばCVD法、PVD法、またはスピン塗布法により形成する。CVD法の場合、TEOSを原料ガスとして熱分解反応を利用する方法、またモノシランやジシランを原料ガスとして熱分解を利用する方法等がある。また、PVD法の場合、スパッタ法、蒸着法等がある。例えば $SiO_2$ ターゲットを用い、 $Ar/O_2$ 混合ガス中でRFスパッタを行うことによって、緻密な $SiO_2$ 膜が得られる。また、スピン塗布法では、SOG（Spin On Glass）法等がある。

以上で述べた方法によって、ゲート絶縁層6が完成する。

#### 【0039】

以上で述べたプロセスを用いて、無アニールガラス基板上に $450^{\circ}C$ 以下なる低温で形成されたTFETは、多結晶シリコン層であるチャネル領域の上に約 $4 \sim 10nm$ のゲート絶縁膜を有し、その絶縁膜に多結晶シリコン層を酸化させて形成させた $SiO_2$ 層を用いることによって、その界面準位密度を下げる事が出来、その結果としてTFETの重要な特性のひとつであるしきい電圧 $V_{th}$ の経時的変動を小さく抑えることが可能であることを確認した。

#### 【0040】

##### 【発明の効果】

以上で説明したように、オゾン酸化を利用した多結晶シリコン膜の表面処理を用いることにより、安価な無アニールガラス基板上に液晶表示用の薄膜トランジスタを形成することが出来る。

##### 【図面の簡単な説明】

##### 【図1】

第 1 の実施例である薄膜トランジスタを説明するための概略断面図である。

【図 2】

第 1 の実施例である薄膜トランジスタの製造方法を説明するための工程図である。

【図 3】

第 2 の実施例である薄膜トランジスタを説明するための概略断面図である。

【図 4】

従来の基板加熱方法を説明するための説明図である。

【図 5】

本発明を実施するための基板加熱機構を説明するための概略図である。。

【図 6】

本実施例におけるシリコン基板の表面温度変化を説明するための概略図である。

【符号の説明】

1 … 無アニールガラス基板、 2 … 拡散防止層、 3 … アモルファスシリコン層、 4 … 多結晶シリコン層、 5 … エキシマレーザ光、 6 a … 第 1 の絶縁層、 6 b … 第 2 の絶縁層、 7 … ゲート領域、 8 … ソース領域、 9 … ドレイン領域、 1 0 … 層間絶縁層、 1 1 … 電極、 1 2 … チャネル領域、 1 3 … 基板ステージ、 1 4 … 熱源、 1 5 … 温度検出器

【書類名】 図面

【図 1】

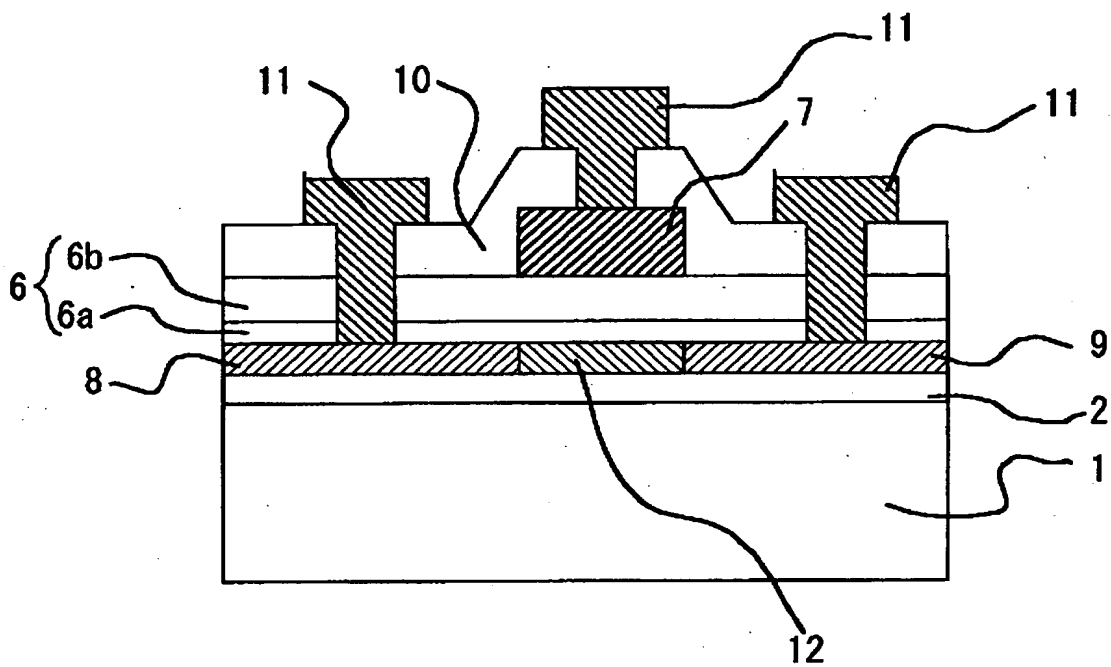


図 1

【図 2】

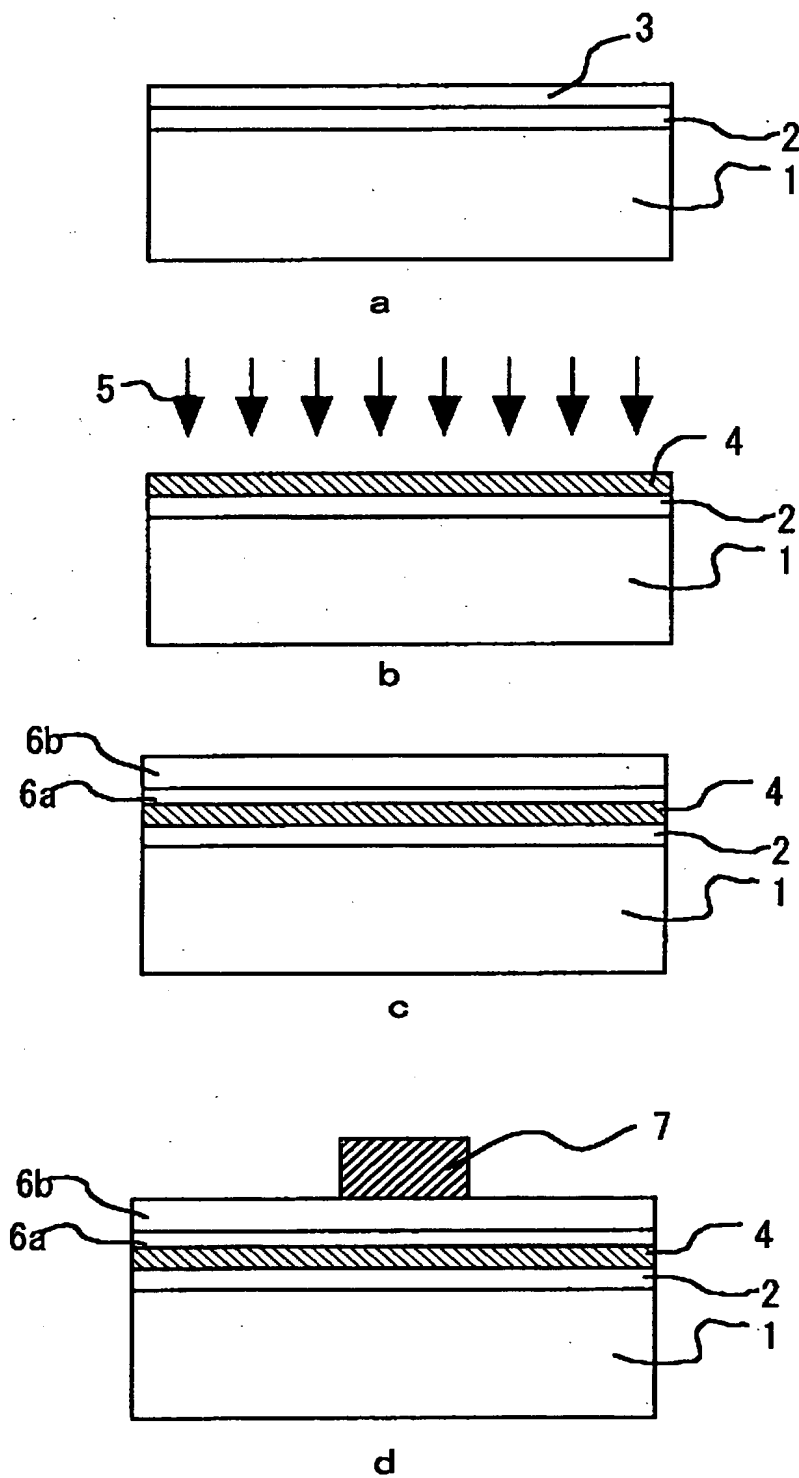


図 2

【図 3】

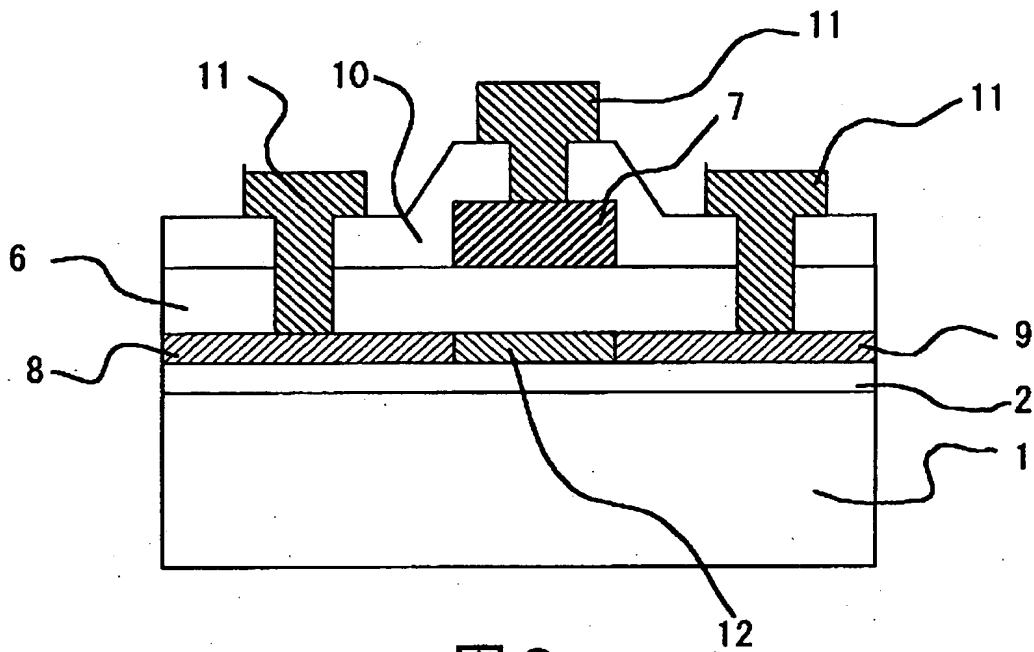


図 3

【図 4】

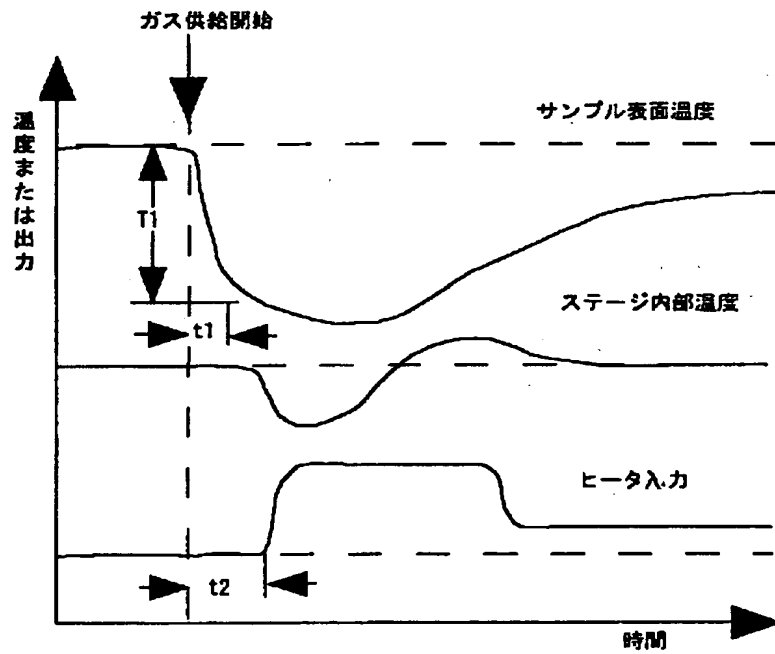


図 4

【図 5】

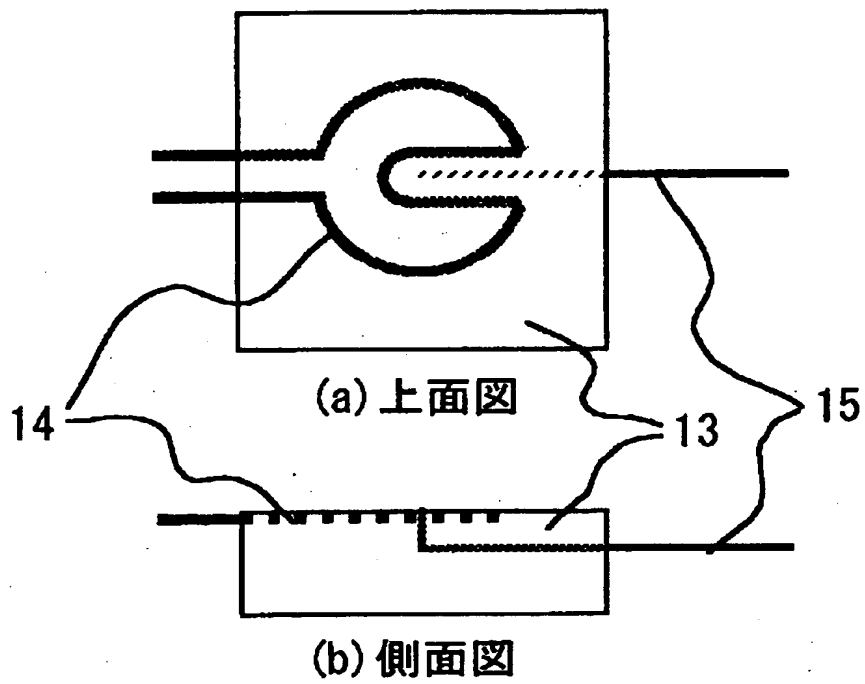


図 5

【図 6】

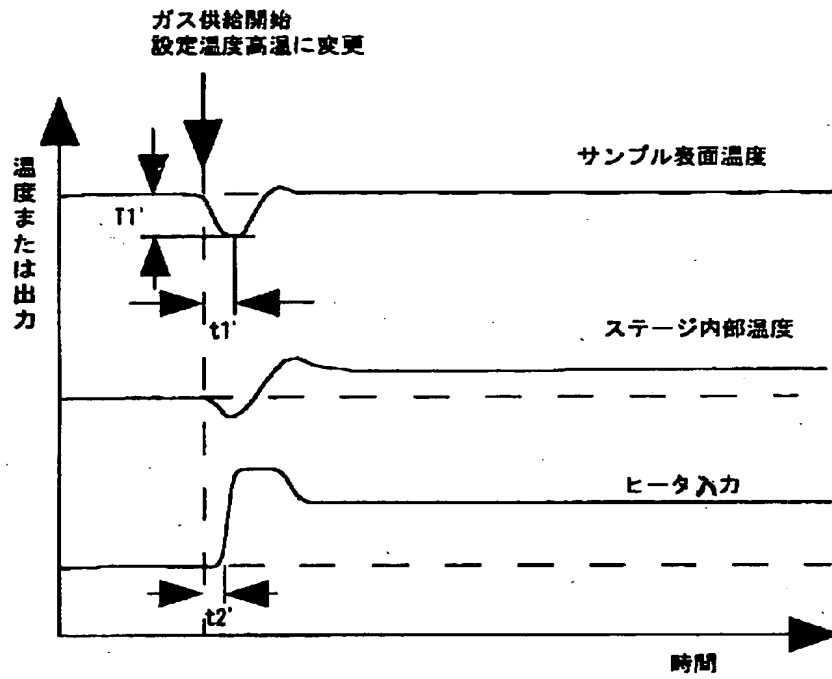


図 6

【書類名】 要約書

【要約】

【課題】 安価な無アニールガラスを基板として、500℃以下のプロセス温度で高信頼度を有し、良好な特性を示す薄膜トランジスタを提供する。

【解決手段】 上記の課題を解決するため、レーザ光照射によって結晶化させた多結晶シリコン膜に対して、500℃以下の処理温度でオゾンガスと $H_2O$ または $N_2O$ ガスからなる混合ガスを供給する、または予めオゾン水または $NH_3$ /過酸化水素水溶液等の溶液を用いて処理した後オゾン酸化処理することによって、多結晶シリコン膜の表面に4～10nmのシリコン酸化膜を形成する。この処理を施すことにより、無アニールガラス基板上に特性変動の小さい薄膜トランジスタを作製することが出来る。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日	1990年 8月31日
[変更理由]	新規登録
住 所	東京都千代田区神田駿河台4丁目6番地
氏 名	株式会社日立製作所